

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2002-158544

(P 2 0 0 2 - 1 5 8 5 4 4 A)

(43)公開日 平成14年5月31日(2002.5.31)

(51)Int.Cl.

H03F 1/32
3/217

識別記号

F I

H03F 1/32
3/217

テーマコード (参考)

5J090
5J091

審査請求 未請求 請求項の数 1 O L (全5頁)

(21)出願番号 特願2000-351374(P 2000-351374)

(22)出願日 平成12年11月17日(2000.11.17)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 仲上 太郎

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 島 崇

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 100080883

弁理士 松隈 秀盛

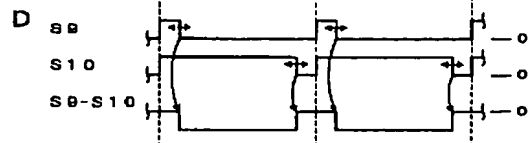
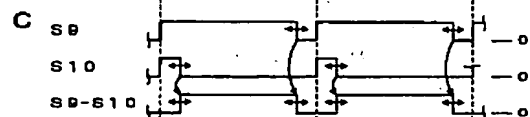
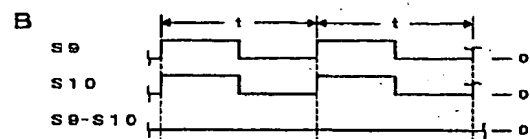
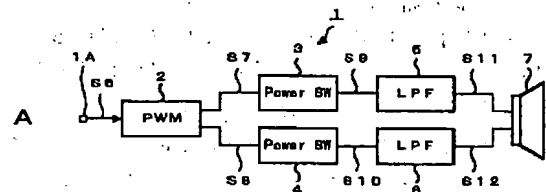
最終頁に続く

(54)【発明の名称】 デジタルパワーアンプ

(57)【要約】

【課題】 デジタルパワーアンプの出力信号に生じる信号歪み成分を減少する。

【解決手段】 デジタル信号S6を2の補数の関係にある2つの片側PWM信号S7、S8に変換するPWM手段2と、これら片側PWM信号の一方のPWM信号によりスイッチング制御される第1の電力スイッチング手段3の出力側と、これら片側PWM信号の他方のPWM信号によりスイッチング制御される第2の電力スイッチング手段4の出力側の間に負荷手段5、6及び7を接続したことにより、この負荷手段に出力されるパワー信号の信号歪み成分を十分に減少させる。



【特許請求の範囲】

【請求項 1】 電力増幅段をスイッチング制御するようにしたデジタルパワーアンプであって、入力信号を 2 の補数の関係にある 2 つの片側 PWM 信号に変換する PWM 手段と、

前記 2 つの片側 PWM 信号の一方の PWM 信号によりスイッチング制御される第 1 の電力スイッチング手段と、前記 2 つの片側 PWM 信号の他方の PWM 信号によりスイッチング制御される第 2 の電力スイッチング手段とを備え前記第 1 の電力スイッチング手段の出力側と前記第 2 の電力スイッチング手段の出力側の間に接続された負荷手段に出力信号を供給するようにしたことを特徴とするデジタルパワーアンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電力増幅段をスイッチング制御するようにした場合に適用して好適な D 級増幅器で構成されたデジタルパワーアンプに関する。

【0002】

【従来の技術】 従来、一般に D 級増幅 (class D amplification) と呼称される信号増幅器が、特に可聴周波数 (audio frequency) 帯域信号の信号増幅器の一形態として知られている。この D 級増幅器の典型的な一例としては、図 2 A に示した如く、パルス幅変調増幅器 (pulse width modulation amplifier) 2 で信号入力端 1 に入力された可聴周波数帯域のデジタル信号 S 1 の信号レベルの変化をパルス幅方向の変化で表した PWM (pulse width modulation) 信号 S 2 に変換し、この信号 S 2 及びこの信号 S 2 と負の関係にある波形の PWM 信号 S 3 がこのパルス幅変調増幅器 2 で生成される。

【0003】 そして N チャンネルパワー MOSFET 素子 4 のソースと N チャンネルパワー MOSFET 素子 5 のドレインの間を接続し直列に接続されたこのパワー MOSFET 素子 4 のドレイン側を電源 Vcc に接続し、このパワー MOSFET 素子 5 のソース側を接地して電力スイッチング回路部 3 を構成し、このパワー MOSFET 素子 4 のゲートにこの PWM 信号 S 2 を供給してスイッチングし、このパワー MOSFET 素子 5 のゲートにこの PWM 信号 S 3 を供給してスイッチングして、パワー MOSFET 素子 4 のソースとパワー MOSFET 素子 5 のドレインの間のこの接続点から、この PWM 信号 S 2 及び PWM 信号 S 3 のパルス幅方向の変化に応じてスイッチングされて生成された PWM 波形の電力スイッチング信号 S 4 が電力スイッチング回路部 3 から出力される。

【0004】 そして更にこの電力スイッチング信号 S 4 をチョークコイル 7 とコンデンサ 8 で構成されたローパス型周波数フィルタ部 6 を介して、この電力スイッチング信号 S 4 からデジタル信号 S 1 に対応した可聴周波数帯域アナログ電力信号 S 5 が復調され、この復調された

アナログ電力信号 S 5 がスピーカ 9 に供給され、この可聴周波数帯域アナログ電力信号 S 5 が再生される。

【0005】 またこの電力スイッチング信号 S 4 のこの PWM 変調波形として代表的なものとして、図 2 B に示した片側 PWM 変調波形と図 2 C に示した両側 PWM 変調波形とがある。

【0006】 図 2 B に 1B で示した波形は、このデジタルパワーアンプがミュート状態に操作された時の PWM 信号 S 4 の片側 PWM 波形を表し、2B で示した波形は、デジタル信号 S 1 の信号レベルが 0 からプラス方向に増加する方向に変化した時の PWM 信号 S 4 の片側 PWM 波形の変化を示し、そして 3B に示した波形は、この信号 S 1 の信号レベルが 0 からマイナス方向に減少する方向に変化した時の PWM 信号 S 4 の片側 PWM 波形の変化を示したものである。

【0007】 図 2 C に 1C で示した波形は、このデジタルパワーアンプがミュート状態に操作された時の PWM 信号 S 4 の両側 PWM 波形を表し、2C で示した波形は、この信号 S 1 の信号レベルが 0 からプラス方向に増加する方向に変化した時の PWM 信号 S 4 の両側 PWM 波形の変化を示し、そして 3C で示した波形は、この信号 S 1 の信号レベルが 0 からマイナス方向に減少する方向に変化した時の PWM 信号 S 4 の両側 PWM 波形の変化を示したものである。

【0008】 なお図 2 B 及び 2 C において、矢印→はこれらの変化の方向を示し、記号 t は PWM 信号 S 4 の波形の夫々の繰り返し周期を示し、この繰り返し周期 t は常に一定である。

【0009】

【発明が解決しようとする課題】 しかしながら、この図 2 B に示された PWM 信号 S 4 の波形は、デジタル信号 S 1 の信号レベルの変化と共に非対称に変化するため、このような信号波形の変化と共に PWM 信号 S 4 の信号波形の時間重心位置 (立ち上っている区間の波形中心位置) が変化することが原因で、ローパス型周波数フィルタ部 6 においてこの電力スイッチング信号 S 4 から復調された可聴周波数帯域アナログ電力信号 S 5 に含まれる歪み成分が多いという課題があった。

【0010】 またこの図 2 C に示された PWM 信号 S 4 の波形は、デジタル信号 S 1 の信号レベルの変化と共に両側に変化するので、この信号波形の時間重心位置が変化する問題が解決されている。しかしながら、図 2 B に示された波形と図 2 C に示された波形を比較すると明らかなように、図 2 C に示された波形の変化範囲が、図 2 B のそれに比較して半分になるため、パルス幅分解能が半分になるうえ、この歪み成分を理論的にも完全に押さえることができないという課題があった。

【0011】 更にまたこの PWM 信号 S 4 を、図 2 B に示された片側 PWM 波形として生成した場合、或いは図 2 C に示された両側 PWM 波形として生成した場合の夫

々において、特に電力スイッチング回路部 3 のスイッチング素子をパワー MOSFET 素子で構成した場合、このパワー MOSFET 素子のスイッチング特性上、スイッチング波形のポジティブエッジ側の立ち上がり時間 (rise time) とネガティブエッジ側の立下り時間 (fall time) に差があることが原因で、この可聴周波数帯域アナログ電力信号 S 5 に信号歪みを生じるという課題があった。

【0012】本発明は、かかる従来の課題に鑑みてなされたものであり、可聴周波数帯域のデジタル信号をお互いに 2 の補数 (2's complement) の関係にある 2 つの片側 PWM 信号を使用して上記課題を解決することを目的としている。

【0013】

【課題を解決するための手段】上述したような課題等を解決し、上記目的を達成するために、本発明の請求項 1 記載のデジタルパワーアンプは、電力増幅段をスイッチング制御するようにしたデジタルパワーアンプであって、入力信号を 2 の補数の関係にある 2 つの片側 PWM 信号に変換する PWM 手段と、この 2 つの片側 PWM 信号の一方の PWM 信号によりスイッチング制御される第 1 の電力スイッチング手段と、この 2 つの片側 PWM 信号の他方の PWM 信号によりスイッチング制御される第 2 の電力スイッチング手段とにより、これら第 1 の電力スイッチング手段の出力側と前記第 2 の電力スイッチング手段の出力側の間に接続された負荷手段に出力信号を供給するようにしたことを特徴としている。

【0014】上述のように構成したことにより、本発明の請求項 1 記載のデジタルパワーアンプでは、この負荷手段に出力される可聴周波数帯域のパワー信号の信号歪み成分を十分に減少することができる。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。図 1 は本発明実施の一例を示すもので、デジタルパワーアンプの一具体例を示す D 級増幅器に本発明を適用したものである。

【0016】まず、この D 級電力増幅器の一例について説明する。図 1 は D 級電力増幅器の要部を示したブロック図で、この D 級電力増幅器 1 はパルス幅変調増幅器 (pulse width modulation amplifier) 2、第 1 の電力スイッチング回路部 3、第 2 の電力スイッチング回路部 4、第 1 の電力 L P F 部 5、第 2 の電力 L P F 部 6 及び音響再生手段であるスピーカ部 7 により構成されている。また 1 A は信号入力端子である。

【0017】信号入力端子 1 A に入力された可聴周波数帯域のデジタル信号 (digital audio signal) S 6 が、パルス幅変調増幅器 1 に入力され、このパルス幅変調増幅器 1 を介してこのデジタル信号 S 6 の信号レベルに応じて変調された第 1 の PWM (pulse width modulation) 信号 S 7 及びこの信号 S 7 と 2 の補数 (2's complement) 信号 S 8 及びこの信号 S 7 と 2 の補数 (2's complement)

ent) の関係になるようにこのデジタル信号 S 6 の信号レベルに応じて変調された第 2 の PWM 信号 S 8 が生成され、この第 1 の PWM 信号 S 7 が第 1 の電力スイッチング回路部 3 に入力され、この第 2 の PWM 信号 S 8 が第 2 の電力スイッチング回路部 4 に入力される。

【0018】この第 1 の電力スイッチング回路部 3 が、第 1 の PWM 信号 S 7 に応じてスイッチングされた状態でこの第 1 の電力スイッチング回路部 3 を介して生成された第 1 の PWM 電力信号 S 9 が、この第 1 の PWM 電力信号 S 9 のキャリア信号成分を除去する周波数特性を有する第 1 の電力 L P F 部 5 に入力され、この第 2 の電力スイッチング回路部 4 が、第 2 の PWM 信号 S 8 に応じてスイッチングされた状態でこの第 2 の電力スイッチング回路部 4 を介して生成された第 2 の PWM 電力信号 S 10 が、この第 2 の PWM 電力信号 S 10 のキャリア信号成分を除去する周波数特性を有する第 2 の電力 L P F 部 6 に入力される。

【0019】そしてこの第 1 の電力 L P F 部 5 を介して第 1 の PWM 電力信号 S 9 から第 1 の可聴周波数帯域の電力信号 S 11 が分離生成され、この第 2 の電力 L P F 部 6 を介して第 2 の PWM 電力信号 S 10 から第 2 の可聴周波数帯域の電力信号 S 12 が分離生成され、これら電力信号 S 11 と S 12 によりスピーカ部 7 が差動的に駆動されて音響が再生される。

【0020】次に図 1 A に示した、第 1 の電力スイッチング回路部 3、第 2 の電力スイッチング回路部 4 夫々の出力の間に、直列に接続された第 1 の電力 L P F 部 5 及び第 2 の電力 L P F 部 6 並びにスピーカ部 7 を含めた負荷が接続されて構成された B T L (balanced transformer less) 接続回路において、この負荷に与えられる第 1 の PWM 電力信号 S 9 及び第 2 の PWM 電力信号 S 10 の夫々のタイミングチャートを図 1 B、1 C 及び 1 D に示して説明する。なお図 1 B、1 B 及び 1 C において、矢印はこれら各信号波形の変化の方向を示し、記号 t は各信号波形の夫々の繰り返し周期を示し、この繰り返し周期 t は常に一定である。

【0021】図 1 B は信号入力端子 1 A に入力されたデジタル信号 S 6 の信号レベルがゼロの状態が維持されている場合、即ち D 級電力増幅器 1 がミュート (muting) 状態のときのこれら信号 S 9 及び S 10 夫々の信号波形を示し、この場合にはこれら信号 S 9 と S 10 の差は常に 0 になり、この負荷に与えられる電圧 S 9 - S 10 も 0 になる。

【0022】図 1 C はこのデジタル信号 S 6 の最大振幅レベルを ± 1 で表したとき、このデジタル信号 S 6 の信号レベルが一例として $+0.8$ 等 $+$ 方向に変化する場合のタイミングチャートを示し、例えば、片側 PWM 波形信号 S 9 が $+0.8$ を表わし、片側 PWM 波形信号 S 10 が -0.8 を表わすので、図 1 C から明らかな如く、この場合のこれら片側 PWM 波形信号 S 9 と片側 PWM

波形信号 S 10 の差のパルス信号の時間幅は、このパルス信号の時間中心に対して左右両側のパルス幅が対称な + 方向の両側 PWM 変調波形となる。

【0023】図 1D はこのデジタル信号 S 6 の最大振幅レベルを ± 1 で表したとき、このデジタル信号 S 6 の信号レベルが一例として -0.6 等 - 方向に変化する場合のタイミングチャートを示し、例えば、片側 PWM 波形信号 S 9 が -0.6 を表わし、片側 PWM 波形信号 S 10 が $+0.6$ を表わすので、図 1D から明らかな如く、この場合のこれら片側 PWM 波形信号 S 9 と片側 PWM 波形信号 S 10 の差のパルス信号の時間幅は、このパルス信号の時間中心に対して左右両側のパルス幅が対称な - 方向の両側 PWM 変調波形となる。

【0024】すなわちこの例によれば、このデジタル信号 S 6 の振幅レベルが + 方向或いは - 方向の何れの方法に変化しても信号 (S 9 - S 10) の波形は時間軸上左右対称であり、かつ + 方向と - 方向で電圧軸上上下対称な波形になるため、PWM 変調に起因する 2 次歪みが発生しないという利点がある。

【0025】またこの例においては、これら信号 S 9 と S 10 の差のパルス信号の時間幅は、第 1 の PWM 電力信号 S 9 の夫々の立下りエッジのみを基準にして決定される。したがって、特に電力スイッチング回路部 3 のスイッチング素子をパワー MOSFET 素子で構成した場合に、このパワー MOSFET 素子のスイッチング特性上、スイッチング波形のポジティブエッジ側の立ち上がり時間 (rise time) とネガティブエッジ側の立下り時間 (fall time) に差があることが原因で、この可聴周波数帯域アナログ電力信号 S 5 に信号歪みを生じるという課題を解決することができる利点がある。なお本例においては、この D 級電力増幅器 1 を可聴周波数帯域の信

号の電力増幅器に適用した例として説明した。しかしながら本例はこれに限定されることなく、モータの駆動制御用電力増幅器に適用する等種々の目的で使用される電力増幅器の制御に適用し得る。

【0026】

【発明の効果】以上説明したように、本発明の請求項 1 記載の電力増幅段をスイッチング制御するようにしたデジタルパワーアンプによれば、入力信号を 2 の補数の関係にある 2 つの片側 PWM 信号に変換する PWM 手段と、これら片側 PWM 信号の一方の PWM 信号によりスイッチング制御される第 1 の電力スイッチング手段の出力側と、これら片側 PWM 信号の他方の PWM 信号によりスイッチング制御される第 2 の電力スイッチング手段の出力側の間に負荷手段を接続したことにより、この負荷手段に出力される可聴周波数帯域のパワー信号の信号歪み成分を十分に減少することができる。

【図面の簡単な説明】

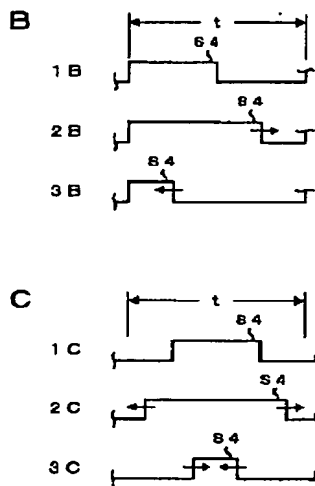
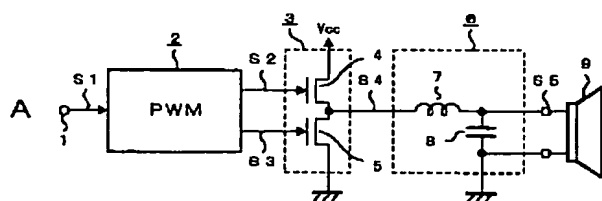
【図 1】本発明のデジタルパワーアンプにかかわる D 級増幅器の一例を示したブロック図及びこの D 級増幅器の動作を説明する線図である。

【図 2】従来の D 級増幅器の一例を示したブロック図及びこの D 級増幅器の動作を説明する線図である。

【符号の説明】

2.....パルス幅変調増幅器 (pulse width modulation amplifier)、3.....第 1 の電力スイッチング回路部、4.....第 2 の電力スイッチング回路部、5.....第 1 の電力 LPF 部、6.....第 2 の電力 LPF 部、7.....音響再生手段であるスピーカ部、S 6.....デジタル信号、S 7.....第 1 の PWM (pulsewidth modulation) 信号、S 8.....第 2 の PWM 信号

【图 2】



Fターム(参考)	5J090	AA02	AA24	AA26	AA41	AA66
		CA21	FA19	GN01	HA10	HA29
		HA33	HA38	KA42	KA53	KA62
		SA05	TA01	TA06		
	5J091	AA02	AA24	AA26	AA41	AA66
		CA21	FA19	HA10	HA29	HA33
		HA38	KA42	KA53	KA62	SA05
		TA01	TA06	UW01	UW08	UW10

THIS PAGE BLANK (USPTO)